

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

16703118

Basic Patent (No,Kind,Date): CN 1284741 A 20010221 <No. of Patents: 010>

LASER DEVICE, LASER ANNEALING METHOD AND METHOD FOR  
MANUFACTURING SEMICONDUCTOR DEVICE (English)

Patent Assignee: SEMICONDUCTOR ENERGY LAB (JP)

Author (Inventor): SHUNPEI YAMAZAKI (JP); HISASHI OTANI (JP); KOICHIRO  
TANAKA (JP)

IPC: \*H01L-021/324;

Derwent WPI Acc No: G 01-309128

Language of Document: Chinese

Patent Family:

Patent No	Kind	Date	Applc No	Kind	Date	
CN 1284741	A	20010221	CN 2000122783	A	20000814	(BASIC)
CN 1363950	A	20020814	CN 2001133100	A	20010915	
JP 2001144027	A2	20010525	JP 2000243525	A	20000811	
JP 2002198377	A2	20020712	JP 2001307876	A	20011003	
JP 2002198378	A2	20020712	JP 2001307877	A	20011003	
JP 2002203863	A2	20020719	JP 2001307878	A	20011003	
JP 2002208598	A2	20020726	JP 2001307875	A	20011003	
US 20020004292	AA	20020110	US 932935	A	20010821	
US 20020048864	AA	20020425	US 986743	A	20011109	
TW 473783	B	20020121	TW 89114851	A	20000725	

Priority Data (No,Kind,Date):

JP 99229518 A 19990813

JP 99250940 A 19990903

JP 2000243525 A 20000811

JP 2001307876 A 20011003

JP 2001307877 A 20011003

JP 2001307878 A 20011003

JP 2001307875 A 20011003

US 932935 A 20010821

US 635422 A3 20000810

US 986743 A 20011109

US 932935 A3 20010821

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.  
06916490

**LASER DEVICE, LASER ANNEALING METHOD AND PRODUCING METHOD FOR SEMICONDUCTOR DEVICE**

PUB. NO.: **2001-144027** [JP 2001144027 A]

PUBLISHED: May 25, 2001 (20010525)

INVENTOR(s): YAMAZAKI SHUNPEI

OTANI HISASHI

TANAKA KOICHIRO

KASAHARA KENJI

KAWASAKI RITSUKO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD

APPL. NO.: 2000-243525 [JP 2000243525]

FILED: August 11, 2000 (20000811)

PRIORITY: 11-229518 [JP 99229518], JP (Japan), August 13, 1999  
(19990813)

11-250940 [JP 99250940], JP (Japan), September 03, 1999  
(19990903)

INTL CLASS: H01L-021/268; G02F-001/1368; H01L-021/20; H01L-029/786;  
H01L-021/336; H01S-003/00

**ABSTRACT**

**PROBLEM TO BE SOLVED:** To provide a laser device and a laser annealing method, with which the crystalline semiconductor film of great crystal particle size can be provided and the running cost is reduced.

**SOLUTION:** The fixed laser of easy maintenance and high durability is used as a laser and further made into linear laser light and throughput is improved so that the production cost is reduced as a whole. Further, by irradiating the front and back of an amorphous semiconductor film with such laser light, the crystalline semiconductor film of great crystal particle size is provided.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-144027

(P2001-144027A)

(43)公開日 平成13年5月25日 (2001.5.25)

(51) Int.Cl.<sup>7</sup>  
H 01 L 21/268  
G 02 F 1/1368  
H 01 L 21/20  
29/786  
21/336

識別記号

F I  
H 01 L 21/268  
21/20  
H 01 S 3/00  
G 02 F 1/136  
H 01 L 29/78  
J 2 H 0 9 2  
5 F 0 5 2  
B 5 F 0 7 2  
5 0 0  
6 2 7 F  
テーマコード (参考)

審査請求 未請求 請求項の数26 O L (全 22 頁) 最終頁に続く

(21)出願番号 特願2000-243525(P2000-243525)

(22)出願日 平成12年8月11日 (2000.8.11)

(31)優先権主張番号 特願平11-229518

(32)優先日 平成11年8月13日 (1999.8.13)

(33)優先権主張国 日本 (JP)

(31)優先権主張番号 特願平11-250940

(32)優先日 平成11年9月3日 (1999.9.3)

(33)優先権主張国 日本 (JP)

(71)出願人 000153878

株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 大谷 久

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 田中 幸一郎

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】 レーザー装置及びレーザーアニール方法並びに半導体装置の作製方法

(57)【要約】

【課題】 結晶粒径の大きい結晶質半導体膜が得られ、  
且つ、ランニングコストの低いレーザー装置及びレーザ  
ーアニール方法を提供する。

【解決手段】 レーザーとしてメンテナンスが容易に耐  
久性の高い固体レーザーを用い、さらに線状のレーザー  
光としてスループットを上げることで製造コスト全体の  
低減を図る。さらに、そのようなレーザー光を非晶質半  
導体膜の表面及び裏面に照射することで結晶粒径の大き  
い結晶質半導体膜を得る。

## 【特許請求の範囲】

【請求項1】 固体レーザーと、

前記固体レーザーを発振源とするレーザー光の断面形状を線状に加工する光学系と、

前記レーザー光を被処理体の表面及び裏面に照射する処理室と、

を有することを特徴とするレーザー装置。

【請求項2】 固体レーザーと、

前記固体レーザーを発振源とするレーザー光の断面形状を線状に加工する光学系と、

前記レーザー光を被処理体の表面及び裏面に照射する処理室と、

を有し、

前記被処理体の裏面側には、レーザー光を前記被処理体の裏面に入射させる反射体が設けられていることを特徴とするレーザー装置。

【請求項3】 固体レーザーと、

前記固体レーザーを発振源とするレーザー光の断面形状を線状に加工し、該レーザー光を被処理体の表面及び裏面に導く光学系と、

を有することを特徴とするレーザー装置。

【請求項4】 請求項1乃至請求項3のいずれか一つにおいて、前記固体レーザーを発振源とするレーザー光を高調波にする手段を有することを特徴とするレーザー装置。

【請求項5】 請求項1乃至請求項3のいずれか一つにおいて、前記固体レーザーを発振源とするレーザー光を第2高調波にする手段を有することを特徴とするレーザー装置。

【請求項6】 固体レーザーと、

前記固体レーザーを発振源とするレーザー光を第3高調波及び第4高調波に分割する手段と、

前記第4高調波を被処理体の表面に導く光学系及び前記第3高調波を前記被処理体の裏面に導く光学系と、

を有することを特徴とするレーザー装置。

【請求項7】 請求項6において、前記第3高調波及び第4高調波の断面形状を線状に加工する光学系を有することを特徴とするレーザー装置。

【請求項8】 請求項1乃至請求項7のいずれか一つにおいて、前記固体レーザーとはNd:YAGレーザー、Nd:YVO<sub>4</sub>レーザーもしくはNd:YAlO<sub>3</sub>レーザーであることを特徴とするレーザー装置。

【請求項9】 固体レーザーを発振源とするレーザー光を形成する段階と、

前記レーザー光の断面形状を線状に加工する段階と、

前記断面形状が線状に加工されたレーザー光を被処理体の表面及び裏面に照射する段階と、

を有することを特徴とするレーザーアニール方法。

【請求項10】 固体レーザーを発振源とするレーザー光を形成する段階と、

前記レーザー光の断面形状を線状に加工する段階と、前記断面形状が線状に加工されたレーザー光を被処理体の表面に照射すると同時に、該断面形状が線状に加工されたレーザー光を前記被処理体の裏面側に設けられた反射体で反射させて前記被処理体の裏面に照射する段階と、

を有することを特徴とするレーザーアニール方法。

【請求項11】 固体レーザーを発振源とするレーザー光を形成する段階と、

前記レーザー光の断面形状を線状に加工する段階と、前記レーザー光もしくは前記断面形状が線状に加工されたレーザー光を第一次レーザー光及び第二次レーザー光に分割する段階と、

前記第一次レーザー光を前記被処理体の表面に照射し、前記第二次レーザー光を前記被処理体の裏面に照射する段階と、

を有することを特徴とするレーザーアニール方法。

【請求項12】 請求項9乃至請求項11のいずれか一つにおいて、前記固体レーザーを発振源とするレーザー光を形成する段階の後、該レーザー光を高調波にする段階を有することを特徴とするレーザーアニール方法。

【請求項13】 請求項9乃至請求項11のいずれか一つにおいて、前記固体レーザーを発振源とするレーザー光を形成する段階の後、該レーザー光を第2高調波にする段階を有することを特徴とするレーザーアニール方法。

【請求項14】 固体レーザーを発振源とするレーザー光を形成する段階と、

前記レーザー光を第3高調波及び第4高調波とに変調する段階と、

前記第3高調波と前記第4高調波とに分割する段階と、前記第4高調波を前記被処理体の表面に照射し、前記第3高調波を前記被処理体の裏面に照射する段階と、

を有することを特徴とするレーザーアニール方法。

【請求項15】 請求項14において、前記第3高調波及び第4高調波の断面形状を線状に加工する段階を有することを特徴とするレーザーアニール方法。

【請求項16】 請求項9乃至請求項15のいずれか一つにおいて、前記固体レーザーとしてNd:YAGレーザー、Nd:YVO<sub>4</sub>レーザーもしくはNd:YAlO<sub>3</sub>レーザーを用いることを特徴とするレーザーアニール方法。

【請求項17】 請求項9乃至請求項16のいずれか一つにおいて、前記被処理体とは非晶質半導体膜若しくは微結晶半導体膜であることを特徴とするレーザーアニール方法。

【請求項18】 基板上に半導体膜を形成する工程と、固体レーザーを発振源とする断面形状が線状のレーザー光を前記半導体膜の表面及び裏面に照射する工程と、前記レーザー光が照射された半導体膜を活性層とするTFTを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項19】基板上に半導体膜を形成する工程と、前記半導体膜をパターニングして島状半導体膜を形成する工程と、

固体レーザーを発振源とする断面形状が線状のレーザー光を、前記島状半導体膜の表面及び裏面に照射する工程と、

前記レーザー光が照射された島状半導体膜を活性層とするTFTを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項20】基板上に半導体膜を形成する工程と、固体レーザーを発振源とする断面形状が線状のレーザー光を、前記半導体膜の表面及び裏面に照射する工程と、

前記レーザー光が照射された半導体膜をパターニングして島状半導体膜を形成する工程と、

前記島状半導体膜を活性層とするTFTを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項21】請求項18又は請求項20において、前記半導体膜は非晶質半導体膜もしくは微結晶半導体膜であることを特徴とする半導体装置の作製方法。

【請求項22】請求項18又は請求項21において、前記レーザー光は第2高調波、第3高調波、もしくは第4高調波であることを特徴とする半導体装置の作製方法。

【請求項23】基板上に半導体膜を形成する工程と、固体レーザーを発振源とする第4高調波を前記半導体膜の表面に照射し、前記固体レーザーを発振源とする第3高調波を前記半導体膜の裏面に照射する工程と、

前記第3高調波及び第4高調波が照射された半導体膜を活性層とするTFTを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項24】基板上に半導体膜を形成する工程と、前記半導体膜をパターニングして島状半導体膜を形成する工程と、

固体レーザーを発振源とする第4高調波を前記島状半導体膜の表面に照射し、前記固体レーザーを発振源とする第3高調波を前記島状半導体膜の裏面に照射する工程と、

前記第3高調波及び第4高調波が照射された島状半導体膜を活性層とするTFTを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項25】請求項23又は請求項24において、前記半導体膜は非晶質半導体膜もしくは微結晶半導体膜であることを特徴とする半導体装置の作製方法。

【請求項26】請求項18乃至請求項25のいずれか一つにおいて、前記固体レーザーとしてNd:YAGレーザー、Nd:YVO<sub>4</sub>レーザーもしくはNd:YAlO<sub>3</sub>レーザーを用いることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】本願発明はレーザー光を用いた半導体膜のアニール（以下、レーザーアニールという）の方法及びそれを行うためのレーザー装置（レーザーと該レーザーから出力されるレーザー光を被処理体まで導くための光学系を含む装置）に関する。また、前記レーザーアニールを工程に含んで作製された半導体装置及びその作製方法に関する。なお、ここでいう半導体装置には、液晶表示装置やEL表示装置等の電気光学装置及び該電気光学装置を部品として含む電子装置も含まれるものとする。

### 【0002】

【従来の技術】近年、薄膜トランジスタ（以下、TFTという）の開発が進められ、結晶質半導体膜として多結晶シリコン膜（ポリシリコン膜）を用いたTFTが注目されている。特に、液晶表示装置（液晶ディスプレイ）やEL（エレクトロルミネッセンス）表示装置（ELディスプレイ）においては、画素をスイッチングする素子やその画素を制御するための駆動回路を形成する素子として用いられる。

【0003】ポリシリコン膜を得る手段としては、非晶質シリコン膜（アモルファスシリコン膜）を結晶化させてポリシリコン膜とする技術が一般的である。特に、最近ではレーザー光を用いてアモルファスシリコン膜を結晶化する方法が注目されている。本明細書中では、非晶質半導体膜をレーザー光で結晶化し、結晶質半導体膜を得る手段をレーザー結晶化という。

【0004】レーザー結晶化は、半導体膜の瞬間的な加熱が可能であり、ガラス基板やプラスチック基板等の耐熱性の低い基板上に形成された半導体膜のアニール手段として有効な技術である。また、従来の電熱炉を用いた加熱手段（以下、ファーネスアニールという）に比べて格段にスループットが高い。

【0005】レーザー光にも様々な種類があるが、一般的にはパルス発振型のエキシマレーザーを発振源とするレーザー光（以下、エキシマレーザー光という）を用いたレーザー結晶化が用いられている。エキシマレーザーは出力が大きく、高周波数での繰り返し照射が可能であるという利点を有し、さらにエキシマレーザー光はシリコン膜に対しての吸収係数が高いという利点を有する。

【0006】エキシマレーザー光を形成するには励起ガスとして、KrF（波長248nm）やXeCl（波長308nm）が用いられる。ところが、KrF（クリプトン）やXe（キセノン）といったガスは非常に高価であり、ガス交換の頻度が高くなると製造コストの増加を招くという問題がある。

【0007】また、レーザー発振を行うレーザーチューブや発振過程で生成した不要な化合物を除去するためのガス精製器などの付属機器の交換が2～3年に一度必要となる。これらの付属機器は高価なものが多く、やはり

製造コストの増加を招くという問題がある。

【0008】以上のように、エキシマレーザー光を用いたレーザー装置は確かに高い性能を持っているが、メンテナンスに非常に手間がかかり、量産用レーザー装置としてはランニングコスト（ここでは稼働に伴い発生する費用を意味する）が高いという欠点も併せ持っている。

【0009】

【発明が解決しようとする課題】本願発明は、従来に比較して結晶粒径の大きい結晶質半導体膜が得られ、且つ、ランニングコストの低いレーザー装置及びそれを用いたレーザーアニール方法を提供することを課題とする。また、そのようなレーザーアニール方法を用いて作製された半導体装置及びその作製方法を提供することを課題とする。

【0010】

【課題を解決するための手段】本願発明は、固体レーザー（結晶ロッドを共振キャビティとしたレーザー光を出力するレーザー）を発振源とするレーザー光を半導体膜の表面及び裏面に対して照射する点に特徴がある。

【0011】このとき、レーザー光は光学系により線状に加工して照射することが望ましい。なお、レーザー光を線状に加工するとは、被処理体にレーザー光が照射された際の照射面の形状が線状になるようにレーザー光を加工しておくことを意味する。即ち、レーザー光の断面形状を線状に加工することを意味する。また、ここでいう「線状」は、厳密な意味で「線」を意味しているのではなく、アスペクト比の大きい長方形（もしくは長楕円形）を意味する。例えば、アスペクト比が10以上（好ましくは100～1000）のもの指す。

【0012】上記構成において、固体レーザーは一般的に知られているものを用いることができ、YAGレーザー（通常はNd:YAGレーザーを指す）、Nd:YVO<sub>4</sub>レーザー、Nd:YAlO<sub>3</sub>レーザー、ルビーレーザー、Ti:サファイアレーザー、ガラスレーザーなどを用いることができる。特に、コヒーレント性やパルスエネルギーで優位なYAGレーザーが好ましい。また、YAGレーザーには、連続発振式やパルス発振式があるが、本発明においては、大面積に照射できるパルス発振式のYAGレーザーを用いることが望ましい。

【0013】但し、YAGレーザーの基本波（第1高調波）は1064nmと波長が長いので、第2高調波（波長532nm）、第3高調波（波長355nm）、若しくは第4高調波（波長266nm）を用いるのが好ましい。

【0014】特に、YAGレーザーの第2高調波の波長は532nmであり、非晶質半導体膜に照射した場合、最も非晶質半導体膜で反射しない波長範囲（530nm前後）内である。また、この波長範囲においては、非晶質半導体膜を透過するレーザー光が十分な光量であるため、反射体を用いて再度、裏面側から非晶質半導体膜に

照射することにより効率よく照射できる。また、第2高調波のレーザーエネルギーは、（既存のパルス発振型YAGレーザ装置における）最大値で約1.5J/pulseと大きく、線状に加工した場合、長手方向の長さを飛躍的に長くすることができ、一括で大面積のレーザー光照射が可能となる。なお、これらの高調波は非線形結晶を用いて得ることができる。

【0015】基本波は非線形素子を含む波長変調器によって、第2高調波、第3高調波または第4高調波に変調することができる。各高調波の形成は公知の技術に従えば良い。また、本明細書中において、「固体レーザーを発振源とするレーザー光」には基本波だけでなく、途中で波長を変調した第2高調波、第3高調波及び第4高調波を含むものとする。

【0016】また、YAGレーザーで良く用いられるQスイッチ法（Q変調スイッチ方式）を用いても良い。これはレーザー共振器のQ値を十分低くしておいた状態から、急激にQ値を高めてやることにより非常にエネルギー値が高く急峻なパルスレーザーを出力する方法である。これは公知の技術である。

【0017】本願発明で用いる固体レーザーは、基本的には固体結晶、共振ミラー及び固体結晶を励起するための光源があればレーザー光を出力できるため、エキシマレーザーのようにメンテナンスの手間がかからない。即ち、ランニングコストがエキシマレーザーに比べて非常に低いため、半導体装置の製造コストを大幅に低減することが可能となる。また、メンテナンスの回数が減れば量産ラインの稼働率も高まるため製造工程のスループット全体が向上し、このことも半導体装置の製造コストの低減に大きく寄与する。さらに、固体レーザーの専有面積はエキシマレーザーに比べて小さいので、製造ラインの設計に有利である。

【0018】しかも、非晶質半導体膜の表面及び裏面に対してレーザー光を照射するという構成でレーザーアニールを行うことにより、従来（非晶質半導体膜の表面のみにレーザー光を照射した場合）に比べて結晶粒径の大きい結晶質半導体膜を得ることが可能である。本出願人は非晶質半導体膜の表面及び裏面からレーザー光を照射することでシリコン膜の溶融と固化のサイクルが緩やかなものとなり、固化の過程で結晶成長に許容される時間が相対的に長くなると考えており、その結果として結晶粒径を大きくすることが可能になるとを考えている。

【0019】そして、結晶粒径の大きい結晶質半導体膜を得ることにより、半導体装置の性能を大幅に向上させる。例えば、TFTを例に挙げると、結晶粒径が大きくなることでチャネル形成領域に含まれうる結晶粒界の本数を少なくすることができる。即ち、チャネル形成領域に結晶粒界が1本、好ましくは0本であるようなTFTを作製することも可能となる。また、個々の結晶粒は実質的に単結晶と見なせる結晶性を有することから、单

結晶半導体を用いたトランジスタと同等もしくはそれ以上の高いモビリティ（電界効果移動度）を得ることも可能である。

【0020】さらに、キャリアが結晶粒界を横切る回数を極端に減らすことができるため、オン電流値（TFTがオン状態にある時に流れるドレイン電流値）、オフ電流値（TFTがオフ状態にある時に流れるドレイン電流値）、しきい値電圧、S値及び電界効果移動度のバラツキを低減することも可能となる。

【0021】

【発明の実施の形態】【実施形態1】本願発明の実施形態の一つについて説明する。図1（A）は本願発明のレーザーを含むレーザー装置の構成を示す図である。このレーザー装置は、Nd:YAGレーザー101、Nd:YAGレーザー101を発振源とするレーザー光（好ましくは第2高調波、第3高調波、または第4高調波）を線状に加工する光学系201、透光性基板を固定するステージ102を有し、ステージ102にはヒータ103とヒータコントローラー104が具備されて、基板を100～450℃まで加熱することができる。また、ステージ102上には反射体105が設けられ、その上に非晶質半導体膜が形成された基板106が設置される。

【0022】なお、Nd:YAGレーザー101から出力されたレーザー光を第2～第4高調波のいずれかに変調する場合は、Nd:YAGレーザー101の直後に非線形素子を含む波長変調器を設ければ良い。

【0023】次に、図1（A）のような構成のレーザー装置において、基板106の保持方法を図1（B）を用いて説明する。ステージ102に保持された基板106は、反応室107に設置され、レーザー101を発振源とする線状のレーザー光が照射される。反応室内は図示されていない排気系またはガス系により減圧状態または不活性ガス雰囲気とすることができます、半導体膜を汚染させることなく100～450℃まで加熱することができる。

【0024】また、ステージ102はガイドレール108に沿って反応室内を移動することができ、基板の全面に線状のレーザー光を照射することができる。レーザー光は基板106の上面に設けられた図示されていない石英製の窓から入射する。また、図1（B）ではこの反応室107にトランスファー室109、中間室110、ロード・アンロード室111が接続され、それぞれの室は仕切弁112、113で分離されている。

【0025】ロード・アンロード室111には複数の基板を保持することができるカセット114が設置され、トランスファー室109に設けられた搬送ロボット115により基板が搬送される。基板106は搬送中の基板を表す。このような構成とすることによりレーザーアニールを減圧下または不活性ガス雰囲気中で連続して処理することができる。

【0026】次に、レーザー光を線状にする光学系201の構成について図2を用いて説明する。図2（A）は光学系201を側面から見た図であり、図2（B）は光学系201を上面から見た図である。

【0027】レーザー101を発振源とするレーザー光はシリンドリカルレンズアレイ202により縦方向に分割される。この分割されたレーザー光はシリンドリカルレンズ203によりさらに横方向に分割される。即ち、レーザー光はシリンドリカルレンズアレイ202、203によって最終的にはマトリクス状に分割されることになる。

【0028】そして、レーザー光はシリンドリカルレンズ204により一旦集光される。その際、シリンドリカルレンズ204の直後にシリンドリカルレンズ205を通る。その後、ミラー206で反射され、シリンドリカルレンズ207を通った後、照射面208に達する。

【0029】このとき、照射面208に投影されたレーザー光は線状の照射面を示す。即ち、シリンドリカルレンズ207を透過したレーザー光の断面形状は線状になっていることを意味する。この線状に加工されたレーザー光の幅方向（短い方向）の均質化は、シリンドリカルレンズアレイ202、シリンドリカルレンズ204及びシリンドリカルレンズ207で行われる。また、上記レーザー光の長さ方向（長い方向）の均質化は、シリンドリカルレンズアレイ203及びシリンドリカルレンズ205で行われる。

【0030】次に、基板上に形成された被処理膜の表面及び裏面からレーザー光を照射するための構成について図3を用いて説明する。図3に示したのは、図1における基板106と反射体105との位置関係を示す図である。

【0031】図3において、301は透光性基板であり、その表面（薄膜または素子が形成される側の面）には絶縁膜302、非晶質半導体膜（または微結晶半導体膜）303が形成されている。また、透光性基板301の下にはレーザー光を反射させるための反射体304が配置される。

【0032】透光性基板301はガラス基板、石英基板、結晶化ガラス基板若しくはプラスチック基板が用いられる。また、絶縁膜302は酸化シリコン膜や窒化酸化シリコン膜（SiO<sub>x</sub>N<sub>y</sub>）などの珪素を含む絶縁膜を用いれば良い。非晶質半導体膜303はアモルファスシリコン膜、アモルファスシリコングルマニウム膜などがありうる。

【0033】また、反射体304は表面（レーザー光の反射面）に金属膜を形成した基板であっても良いし、金属元素でなる基板であっても良い。この場合、金属膜としては如何なる材料を用いても良い。代表的には、アルミニウム、銀、タンクステン、チタン、タンタルのいずれかの元素を含む金属膜を用いる。

【0034】また、反射体304を配置する代わりに、基板301の裏面（表面の反対側の面）に直接上述のような金属膜を形成し、そこでレーザー光を反射させることも可能である。但し、その構成は半導体装置の作製過程で裏面に形成した金属膜が除去されないことが前提である。

【0035】そして、図2で説明した光学系201（図中ではシリンドリカルレンズ207のみを示す。）を経由して線状に加工されたレーザー光が、非晶質半導体膜303に照射される。

【0036】このとき、非晶質半導体膜303に照射されるレーザー光には、シリンドリカルレンズ207を通過して直接照射されるレーザー光305と、反射体304で一旦反射されて非晶質半導体膜303へ照射されるレーザー光306とがある。なお、本明細書中では、非晶質半導体膜の表面に照射されるレーザー光を第一次レーザー光と呼び、裏面に照射されるレーザー光を第二次レーザー光と呼ぶ。

【0037】シリンドリカルレンズ207を通過したレーザー光は、集光される過程で基板表面に対して45～90°の入射角を持つ。そのため、第二次レーザー光306は非晶質半導体膜303の裏面側にも回り込んで照射される。また、反射体304の反射面に起伏部を設けてレーザー光を乱反射させることで、第二次レーザー光306をさらに効率良く得ることができる。

【0038】特に、YAGレーザーの第2高調波の波長は532nmであり、非晶質半導体膜に照射した場合、最も非晶質半導体膜で反射しない波長範囲（530nm前後）内である。また、この波長範囲においては、非晶質半導体膜を透過するレーザー光が十分な光量であるため、反射体を用いて再度、裏面側から非晶質半導体膜に照射することにより効率よく照射できる。また、第2高調波のレーザーエネルギーは、（既存のYAGレーザ装置における）最大値で約1.5J/pulseと大きく、線状に加工した場合、長手方向の長さを飛躍的に長くすることができ、一括で大面積のレーザー光照射が可能となる。

【0039】以上のように、本実施形態によれば、固体レーザーを発振源とするレーザー光を線状に加工することが可能であり、且つ、そのレーザー光を第一次レーザー光及び第二次レーザー光に分光して、非晶質半導体膜の表面及び裏面に照射することが可能である。

【0040】〔実施形態2〕本実施形態では実施形態1と異なる実施の形態について説明する。本実施形態では、実施形態1のような反射体を用いず、光学系の途中で分光した二系統のレーザー光を非晶質半導体膜の表面及び裏面から照射する例を示す。

【0041】図4（A）は本実施形態のレーザーを含むレーザー装置の構成を示す図である。基本的な構成は実施形態1で説明した図1のレーザー装置と同様であるの

で異なる部分の符号を変えて説明する。

【0042】このレーザー装置は、Nd:YAGレーザー101、Nd:YAGレーザー101を発振源とするレーザー光（好ましくは第3高調波または第4高調波）を線状に加工し、且つ、二系統に分光する光学系401、透光性基板を固定する透光性のステージ402を有する。また、ステージ402上には基板403aが設置され、その上に非晶質半導体膜403bが形成されている。

【0043】なお、Nd:YAGレーザー101から出力されたレーザー光を第2～第4高調波のいずれかに変調する場合は、Nd:YAGレーザー101の直後に非線形素子を含む波長変調器を設ければ良い。

【0044】本実施形態の場合、ステージ402を透過したレーザー光を非晶質半導体膜403bに照射するため、ステージ402は透光性を有してなければならぬ。また、ステージ402側から照射されるレーザー光（第二次レーザー光）のエネルギーは基板を透過する時点で減衰すること予想されるため、できるだけステージ402での減衰を抑えておくことが望ましい。

【0045】また、図4（B）は図4（A）に示したレーザー装置における基板403aの保持方法を説明する図面であるが、透光性ステージ402を用いること以外は図1（B）に示した構成と同一であるので説明は省略する。

【0046】次に、図4（A）に示した光学系401の構成について図5を用いて説明する。図5（B）は光学系401を側面から見た図である。Nd:YAGレーザー501を発振源とするレーザー光（第3高調波または第4高調波）はシリンドリカルレンズアレイ502により縦方向に分割される。この分割されたレーザー光はシリンドリカルレンズ503によりさらに横方向に分割される。こうしてレーザー光はシリンドリカルレンズアレイ502、503によってマトリクス状に分割される。

【0047】そして、レーザー光はシリンドリカルレンズ504により一旦集光される。その際、シリンドリカルレンズ504の直後にシリンドリカルレンズ505を通る。ここまででは図2に示した光学系と同様である。

【0048】その後、レーザー光はハーフミラー506に入射し、ここでレーザー光は第一次レーザー光507と第二次レーザー光508とに分光される。そして、第一次レーザー光507はミラー509、510で反射され、シリンドリカルレンズ511を通った後、非晶質半導体膜403bの表面に達する。

【0049】また、ハーフミラー506で分光された第二次レーザー光508はミラー512、513、514で反射され、シリンドリカルレンズ515を通った後、基板403aを透過して非晶質半導体膜403bの裏面に達する。

【0050】このとき、実施形態1と同様に基板の照射

面に投影されたレーザー光は線状の照射面を示す。また、この線状に加工されたレーザー光の幅方向（短い方向）の均質化は、シリンドリカルレンズアレイ502、シリンドリカルレンズ504及びシリンドリカルレンズ515で行われる。また、上記レーザー光の長さ方向（長い方向）の均質化は、シリンドリカルレンズアレイ503、シリンドリカルレンズ505及びシリンドリカルレンズ509で行われる。

【0051】以上のように、本実施形態によれば、固体レーザーを発振源とするレーザー光を線状に加工することが可能であり、且つ、そのレーザー光を光学系で第一次レーザー光及び第二次レーザー光に分光して、非晶質半導体膜の表面及び裏面に照射することが可能である。

【0052】【実施形態3】本願発明の実施形態2と異なる実施形態について説明する。本実施形態では、光学系の途中で分光した二系統のレーザー光をそれぞれ第3高調波、第4高調波とし、非晶質半導体膜の表面を第4高調波で、裏面を第3高調波でレーザーアニールする例を示す。

【0053】図6は本実施形態に用いるレーザー装置の光学系を側面から見た図である。Nd:YAGレーザー601を発振源とするレーザー光は、ハーフミラー602によって分光される。なお、図示しないがNd:YAGレーザー601で出力された基本波の一部はハーフミラー602に到達する前に波長355nmの第3高調波に変調されている。

【0054】まず、ハーフミラー602を透過したレーザー光（第二次レーザー光となる）は、シリンドリカルレンズアレイ603、604、シリンドリカルレンズ605、606、ミラー607、シリンドリカルレンズ608、基板609aを経由して、非晶質半導体膜609bの裏面に照射される。

【0055】なお、最終的に非晶質半導体膜609bに照射されるレーザー光は線状に加工されている。線状に加工される経過については図2の光学系の説明と同様であるので省略する。

【0056】また、ハーフミラー602で反射されたレーザー光（第一次レーザー光となる）は非線形素子を含む波長変調器610によって、波長266nmの第4高調波に変調される。その後、ミラー611、シリンドリカルレンズアレイ612、613、シリンドリカルレンズ614、615、ミラー616、シリンドリカルレンズ617を経由して、非晶質半導体膜609bの表面に照射される。

【0057】なお、最終的に非晶質半導体膜609bに照射されるレーザー光は線状に加工されている。線状に加工される経過については図2の光学系の説明と同様であるので省略する。

【0058】以上のように、本実施形態では、非晶質半導体膜の表面に対して波長266nmの第4高調波を照

射し、非晶質半導体膜の裏面に対して波長355nmの第3高調波を照射する点に特徴がある。なお、本実施形態のように、第3高調波及び第4高調波の断面形状を線状に加工しておくとレーザーアニールのスループットが向上するので好ましい。

【0059】基板609aがガラス基板である場合、波長250nm付近よりも波長の短い光は透過しなくなる。例えば、コーニング社の#1737基板（1.1mm厚品）は約240nmから透過し始め、300nmで約38%、350nmで約85%、400nmで約90%の光を透過する。即ち、基板609aがガラス基板の場合は第二次レーザー光として、波長350nm以上（好ましくは波長400nm以上）のレーザー光を用いるのが好ましい。

【0060】従って、本実施形態のように固体レーザーとしてNd:YAGレーザーを用い、非晶質半導体膜が形成された基板としてガラス基板を用いる場合、基板を透過しない第一次レーザー光を第4高調波とし、基板を透過する第二次レーザー光を第3高調波とすることが望ましい。

【0061】以上のように、基板の材質または非晶質半導体膜の膜質に応じて、非晶質半導体膜の表面に照射されるレーザー光（第一次レーザー光）と裏面に照射されるレーザー光（第二次レーザー光）の波長を異ならせるることは有効である。

【0062】なお、本実施形態では、一つのレーザーを発振源とするレーザー光を分光して用いているが、異なる波長のレーザー光を出力する二つのレーザーを用いることも可能である。

【0063】

【実施例】【実施例1】本発明の実施例を図7～図9を用いて説明する。ここでは、画素部の画素TFTおよび保持容量と、画素部の周辺に設けられる駆動回路のnチャネル型TFTとpチャネル型TFTとを同時に作製する方法について説明する。

【0064】図7(A)において、基板701にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミニウムホウケイ酸ガラスなどのガラス基板の他に、ポリエチレンテレフタート(PET)、ポリエチレンナフタート(PEN)、ポリエーテルサルファン(PES)など光学的異方性を有しないプラスチック基板を用いることができる。

【0065】そして、基板701のTFTを形成する表面に、基板701からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの下地膜702を形成する。本実施例ではプラズマCVD法でSiH<sub>4</sub>、NH<sub>3</sub>、N<sub>2</sub>Oから作製される酸化窒化シリコン膜702aを10～200nm（好ましくは50～100nm）、同様にSiH<sub>4</sub>、N<sub>2</sub>Oから作製され

る酸化窒化水素化シリコン膜702bを50～200nm（好ましくは100～150nm）の厚さに積層形成する。

【0066】酸化窒化シリコン膜は従来の平行平板型のプラズマCVD法を用いて形成する。酸化窒化シリコン膜702aは、SiH<sub>4</sub>を10SCCM、NH<sub>3</sub>を100SCCM、N<sub>2</sub>Oを20SCCMとして反応室に導入し、基板温度325°C、反応圧力40Pa、放電電力密度0.41W/cm<sup>2</sup>、放電周波数60MHzとする。一方、酸化窒化水素化シリコン膜702bは、SiH<sub>4</sub>を5SCCM、N<sub>2</sub>Oを120SCCM、H<sub>2</sub>を125SCCMとして反応室に導入し、基板温度400°C、反応圧力20Pa、放電電力密度0.41W/cm<sup>2</sup>、放電周波数60MHzとする。これらの膜は、基板温度を変化させ、反応ガスの切り替えのみで連続して形成することもできる。

【0067】また、酸化窒化シリコン膜702aは基板を中心に考えて、その内部応力が引張り応力となるように形成する。酸化窒化シリコン膜702bも同様な方向に内部応力を持たせるが、酸化窒化シリコン膜702aよりも絶対値で比較して小さい応力となるようする。

【0068】次に、25～80nm（好ましくは30～60nm）の厚さで非晶質半導体膜703を、プラズマCVD法やスパッタ法などの公知の方法で形成する。例えば、プラズマCVD法で非晶質シリコン膜を5.5nmの厚さに形成する。このとき、下地膜702と非晶質半導体膜703とは両者を連続形成することも可能である。例えば、前述のように酸化窒化シリコン膜702aと酸化窒化水素化シリコン膜702bをプラズマCVD法で連続して成膜後、反応ガスをSiH<sub>4</sub>、N<sub>2</sub>O、H<sub>2</sub>からSiH<sub>4</sub>とH<sub>2</sub>あるいはSiH<sub>4</sub>のみに切り替えれば、一旦大気雰囲気に晒すことなく連続形成できる。その結果、酸化窒化水素化シリコン膜702bの表面の汚染を防ぐことが可能となり、作製するTFTの特性バラツキやしきい値電圧の変動を低減させることができる。

【0069】そして、まず非晶質構造を有する半導体層703から、図7(B)で点線で示すように第1の形状を有する島状半導体層704～708を形成する。図10(A)はこの状態における島状半導体層704、705の上面図であり、同様に図11(A)は島状半導体層708の上面図を示す。

【0070】図10および図11において、島状半導体層は長方形とし一辺が50μm以下となるように形成するが、島状半導体層の形状は任意なものとすることが可能で、好ましくはその中心部から端部までの最小距離が50μm以下となるような形態であればどのような多角形、或いは円形とすることもできる。

【0071】次に、このような島状半導体層704～708に対して結晶化の工程を行う。結晶化の工程は、実施形態1～3で説明したいずれの方法を用いることも可能であるが、本実施例では実施形態1の方法で島状半導

体層704～708にレーザーアニールを行う。こうして図7(B)の実線で示す結晶質シリコン膜から成る島状半導体層709～713が形成される。

【0072】なお、本実施例では一つのTFTに対応して一つの島状半導体層を形成する例を示しているが、島状半導体層の専有面積が大きくなる場合（一つのTFTの大きさが大きくなる場合）には、複数の島状半導体層に分割し、複数のTFTを直列に接続したものを一つのTFTとして機能させることも可能である。

【0073】このとき、非晶質シリコン膜の結晶化に伴って膜が緻密化し、1～15%程度収縮する。そして、島状半導体層の端部には収縮により歪みが発生した領域714が形成される。また、このような結晶質シリコン膜から成る島状半導体層は、基板を中心に考えて引張り応力を有している。図10(B)および図11(B)は、それぞれこの状態の島状半導体層709、710および713の上面図を示す。同図中で点線で示す領域704、705、708は元々あった島状半導体層704、705、708の大きさを示す。

【0074】このような歪みが蓄積した領域714にかかるTFTのゲート電極が形成されると、この部分は前述のように多数の欠陥準位があり、また結晶性も良好でないのでTFTの特性を劣化させる原因となる。例えば、オフ電流値が増大したり、この領域に電流が集中して局部的に発熱したりする。

【0075】従って、図7(C)で示すように、このような歪みが蓄積した領域714が除去されるように第2の形状の島状半導体層715～719を形成する。図中点線で示す714は歪みが蓄積した領域714が存在していた領域であり、その領域より内側に第2の形状の島状半導体層715～719を形成する状態を示している。この第2の形状の島状半導体層715～719の形状は任意な形状のものとすれば良い。図10(C)にはこの状態における島状半導体層715、714の上面図を示す。また、同様に図11(C)には島状半導体層719の上面図を示す。

【0076】その後、この島状半導体層715～719を覆って、プラズマCVD法またはスパッタ法により50～100nmの厚さの酸化シリコン膜によるマスク層720を形成する。この状態で島状半導体層に対し、TFTのしきい値電圧(V<sub>th</sub>)を制御する目的でp型を付与する不純物元素を $1 \times 10^{16} \sim 5 \times 10^{17}$ atoms/cm<sup>3</sup>程度の濃度で島状半導体層の全面に添加しても良い。

【0077】半導体に対してp型を付与する不純物元素には、ホウ素(B)、アルミニウム(A1)、ガリウム(Ga)など周期律表第13族の元素が知られている。その方法として、イオン注入法やイオンドープ法を用いることができるが、大面積基板を処理するにはイオンドープ法が適している。イオンドープ法ではジボラン(B<sub>2</sub>H<sub>6</sub>)をソースガスとして用いホウ素(B)を添加す

る。このような不純物元素の注入は必ずしも必要でなく省略しても差し支えないが、特にnチャネル型TFTのしきい値電圧を所定の範囲内に収めるためには有効である。

【0078】駆動回路のnチャネル型TFTのLDD領域を形成するために、n型を付与する不純物元素を島状半導体層716、718に選択的に添加する。そのため、あらかじめレジストマスク721a～721eを形成する。n型を付与する不純物元素としては、リン(P)や砒素(As)を用いれば良く、ここではリン(P)を添加すべく、フォスフィン(PH<sub>3</sub>)を用いたイオンドープ法を用いる。

【0079】形成された不純物領域は低濃度n型不純物領域722、723として、このリン(P)濃度は $2 \times 10^{16} \sim 5 \times 10^{19}$ atoms/cm<sup>3</sup>の範囲とすれば良い。本明細書中では、ここで形成された不純物領域722、723に含まれるn型を付与する不純物元素の濃度を(n<sup>-</sup>)と表す。また、不純物領域724は、画素部の保持容量を形成するための半導体層であり、この領域にも同じ濃度でリン(P)が添加される(図7(D))。

【0080】次に、添加した不純物元素を活性化させる工程を行う。活性化は、窒素雰囲気中で500～600°Cで1～4時間の熱処理や、レーザー活性化の方法により行うことができる。また、両者を併用して行っても良い。レーザー活性化の方法による場合、KrFエキシマレーザー光(波長248nm)を用い、線状ビームを形成して、発振周波数5～50Hz、エネルギー密度100～500mJ/cm<sup>2</sup>として線状ビームのオーバーラップ割合を80～98%として走査して、島状半導体層が形成された基板全面を処理する。尚、レーザー光の照射条件には何ら限定される事項はなく、実施者が適宜決定すれば良い。この工程は、マスク層720を残して行っても良いし、除去してから行っても良い。

【0081】図7(E)において、ゲート絶縁膜725はプラズマCVD法またはスパッタ法を用い、膜厚を40～150nmとしてシリコンを含む絶縁膜で形成する。例えば、120nmの厚さで酸化窒化シリコン膜から形成すると良い。また、SiH<sub>4</sub>とN<sub>2</sub>OにO<sub>2</sub>を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。勿論、ゲート絶縁膜725はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。いずれにしても、ゲート絶縁膜725は基板を中心に考え圧縮応力となるように形成する。

【0082】そして、図7(E)に示すように、ゲート絶縁膜725上にゲート電極を形成するための耐熱性導電層を形成する。耐熱性導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。このような耐熱性導電性

材料を用い、例えば、導電性の窒化物金属膜から成る導電層(A)726と金属膜から成る導電層(B)727とを積層した構造とすると良い。

【0083】導電層(B)727はタンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タンゲステン(W)から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金膜(代表的にはMo-W合金膜、Mo-Ta合金膜)で形成すれば良く、導電層(A)726は窒化タンタル(TaN)、窒化タンゲステン(WN)、窒化チタン(TiN)膜、窒化モリブデン(MoN)などで形成する。また、導電層(A)726はタンゲステンシリサイド、チタンシリサイド、モリブデンシリサイドを適用しても良い。

【0084】また、導電層(B)727は低抵抗化を図るために含有する不純物濃度を低減させることができが好ましく、特に酸素濃度に関しては30ppm以下とすることが好ましい。例えば、タンゲステン(W)は酸素濃度を30ppm以下とすることで20μΩcm以下の比抵抗値を実現することができる。

【0085】導電層(A)726は10～50nm(好ましくは20～30nm)とし、導電層(B)727は200～400nm(好ましくは250～350nm)とすれば良い。Wをゲート電極とする場合には、Wをターゲットとしたスパッタ法で、アルゴン(Ar)ガスと窒素(N<sub>2</sub>)ガスを導入して導電層(A)726を窒化タンゲステン(WN)で50nmの厚さに形成し、導電層(B)727をWで250nmの厚さに形成する。その他の方法として、W膜は6フッ化タンゲステン(WF<sub>6</sub>)を用いて熱CVD法で形成することもできる。

【0086】いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は20μΩcm以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度99.9999%のWターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率9～20μΩcmを実現することができる。

【0087】一方、導電層(A)726にTaN膜を、導電層(B)727にTa膜を用いる場合には、同様にスパッタ法で形成することが可能である。TaN膜はTaをターゲットとしてスパッタガスにArと窒素との混合ガスを用いて形成し、Ta膜はスパッタガスにArを用いる。また、これらのスパッタガス中に適量のXeやKrを加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止することができる。α相のTa膜の抵抗率は20μΩcm程度でありゲート電極に使用することができるが、β相のTa膜の抵抗率は180μΩcm程度でありゲート電極とするには不向きである。TaN膜はα

相に近い結晶構造を持つので、この上にTa膜を形成すれば $\alpha$ 相のTa膜が容易に得られる。

【0088】なお、図示しないが、導電層(A)726の下に2~20nm程度の厚さでリン(P)をドープしたシリコン膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、導電層(A)726または導電層(B)727が微量に含有するアルカリ金属元素がゲート絶縁膜725に拡散するのを防ぐことができる。いずれにしても、導電層(B)727は抵抗率を10~50 $\mu\Omega\text{cm}$ の範囲とすることが好ましい。

【0089】次に、フォトマスクを用い、フォトリソグラフィーの技術を使用してレジストマスク728a~728fを形成し、導電層(A)726と導電層(B)727とを一括でエッチングしてゲート電極729~733と容量配線734を形成する。ゲート電極729~733と容量配線734は、導電層(A)から成る729a~733aと、導電層(B)から成る729b~733bとが一体として形成されている(図8(A))。

【0090】また、この状態における島状半導体層715、716とゲート電極729、730との位置関係を図10(D)に示す。同様に島状半導体層719とゲート電極733、容量配線734の関係を図11(D)に示す。図10(D)および図11(D)において、ゲート絶縁膜725は省略する。

【0091】導電層(A)および導電層(B)をエッチングする方法は実施者が適宜選択すれば良いが、前述のようにWを主成分とする材料で形成されている場合には、高速でかつ精度良くエッチングを実施するために高密度プラズマを用いたドライエッチング法を適用することが望ましい。高密度プラズマを得る方法として、マイクロ波プラズマや誘導結合プラズマ(Inductively Coupled Plasma: ICP)エッチング装置を用いると良い。

【0092】例えば、ICPエッチング装置を用いたWのエッチング法は、エッチングガスにCF<sub>4</sub>とC<sub>1</sub>2の2種のガスを反応室に導入し、圧力0.5~1.5Pa(好ましくは1Pa)とし、誘導結合部に200~1000Wの高周波(13.56MHz)電力を印加する。この時、基板が置かれたステージには20Wの高周波電力が印加され、自己バイアスで負電位に帯電することにより、正イオンが加速されて異方性のエッチングを行うことができる。ICPエッチング装置を使用することにより、Wなどの硬い金属膜も2~5nm/秒のエッチング速度を得ることができる。また、残渣を残すことなくエッチングするためには、10~20%程度の割合でエッチング時間を増しオーバーエッチングをすると良い。しかし、この時に下地とのエッチングの選択比に注意する必要がある。例えば、W膜に対する酸化窒化シリコン膜(ゲート絶縁膜725)の選択比は2.5~3であるので、このようなオーバーエッチング処理により、酸化窒

化シリコン膜が露出した面は20~50nm程度エッチングされて実質的に薄くなる。

【0093】そして、画素TFTのnチャネル型TFTにLDD領域を形成するために、n型を付与する不純物元素添加の工程(nドープ工程)を行う。ゲート電極729~733をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加すればよい。n型を付与する不純物元素として添加するリン(P)の濃度は $1\times 10^{16}$ ~ $5\times 10^{19}\text{atoms/cm}^3$ の濃度範囲で添加する。このようにして、図8(B)に示すように島状半導体層に低濃度n型不純物領域735~739を形成する。

【0094】次に、nチャネル型TFTにおいて、ソース領域またはドレイン領域として機能する高濃度n型不純物領域の形成を行う(n<sup>+</sup>ドープ工程)。まず、フォトマスクを用い、レジストのマスク740a~740dを形成し、n型を付与する不純物元素を添加して高濃度n型不純物領域741~746を形成する。n型を付与する不純物元素にはリン(P)を用い、その濃度が $1\times 10^{20}$ ~ $1\times 10^{21}\text{atoms/cm}^3$ の濃度範囲となるようにフォスフィン(PH<sub>3</sub>)を用いたイオンドープ法で行う(図8(C))。

【0095】そして、pチャネル型TFTを形成する島状半導体層715、717にソース領域およびドレイン領域とする高濃度p型不純物領域748、749を形成する。ここでは、ゲート電極729、731をマスクとしてp型を付与する不純物元素を添加し、自己整合的に高濃度p型不純物領域を形成する。このとき、nチャネル型TFTを形成する島状半導体膜716、718、719は、フォトマスクを用いてレジストマスク747a~747cを形成し全面を被覆しておく。

【0096】高濃度p型不純物領域748、749はジボラン(B<sub>2</sub>H<sub>6</sub>)を用いたイオンドープ法で形成する。この領域のボロン(B)濃度は $3\times 10^{20}$ ~ $3\times 10^{21}\text{atoms/cm}^3$ となるようにする(図8(D))。

【0097】この高濃度p型不純物領域748、749には、前工程においてリン(P)が添加されていて、高濃度p型不純物領域748a、749aには $1\times 10^{20}$ ~ $1\times 10^{21}\text{atoms/cm}^3$ の濃度で、高濃度p型不純物領域748b、749bには $1\times 10^{16}$ ~ $5\times 10^{19}\text{atoms/cm}^3$ の濃度でリンが含まれるが、この工程で添加するボロン(B)の濃度を、含まれるリンの濃度の1.5から3倍とすることでpチャネル型TFTのソース領域およびドレイン領域として問題なく機能させることができる。

【0098】その後、図9(A)に示すように、ゲート電極およびゲート絶縁膜上から保護絶縁膜750を形成する。保護絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても保護絶縁膜750

は無機絶縁物材料から形成する。保護絶縁膜750の膜厚は100~200nmとする。

【0099】ここで、酸化シリコン膜を用いる場合は、プラズマCVD法で、オルトケイ酸テトラエチル (Tetraethyl Orthosilicate: TEOS) とO<sub>2</sub>とを混合し、反応圧力40Pa、基板温度300~400℃とし、高周波(13.56MHz)電力密度0.5~0.8W/cm<sup>2</sup>で放電させて形成することができる。酸化窒化シリコン膜を用いる場合には、プラズマCVD法でSiH<sub>4</sub>、N<sub>2</sub>O、NH<sub>3</sub>から作製される酸化窒化シリコン膜、またはSiH<sub>4</sub>、N<sub>2</sub>Oから作製される酸化窒化シリコン膜で形成すれば良い。この場合の作製条件は反応圧力20~200Pa、基板温度300~400℃とし、高周波(60MHz)電力密度0.1~1.0W/cm<sup>2</sup>で形成することができる。また、SiH<sub>4</sub>、N<sub>2</sub>O、H<sub>2</sub>から作製される酸化窒化水素化シリコン膜を適用しても良い。窒化シリコン膜も同様にプラズマCVD法でSiH<sub>4</sub>、NH<sub>3</sub>から作製することが可能である。このような保護絶縁膜は、基板を中心に考えて圧縮応力となるように形成する。

【0100】その後、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化する工程を行う。この工程は電熱炉を用いるファーネスアニール法を行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法(RTA法)を適用することができる。ファーネスアニール法では酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400~700℃、代表的には500~600℃で行うことが好ましく、本実施例では550℃で4時間の熱処理を行う。また、基板701に耐熱温度が低いプラスチック基板を用いる場合にはレーザーアニール法を用いる(図9(B))。

【0101】活性化の工程の後、さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行い、島状半導体層を水素化する工程を行う。この工程は熱的に励起された水素により島状半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。また、基板701の耐熱性が許せば300~450℃の加熱処理により下地膜702の酸化窒化水素化シリコン膜702b、保護絶縁膜750の酸化窒化シリコン膜の水素を拡散させて島状半導体層を水素化しても良い。

【0102】活性化および水素化の工程が終了したら、有機絶縁物からなる層間絶縁膜751を1.0~2.0μmの平均厚を有して形成する。有機絶縁物としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等を使用することができる。例えば、基板に塗布後、熱重合するタイプのポリイミドを用いる場合には、クリーンオープンで300

℃で焼成して形成する。また、アクリルを用いる場合には、2液性のものを用い、主材と硬化剤を混合した後、スピナーを用いて基板全面に塗布した後、ホットプレートで80℃で60秒の予備加熱を行い、さらにクリーンオープンで250℃で60分焼成して形成することができる。

【0103】層間絶縁膜を有機絶縁物で形成することにより、表面を良好に平坦化させることができる。また、有機絶縁物は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としての効果は弱いので、本実施例のように、保護絶縁膜750として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いることが好ましい。

【0104】その後、フォトマスクを用い、所定のパターンのレジストマスクを形成し、それぞれの島状半導体膜に形成されたソース領域またはドレイン領域に達するコンタクトホールを形成する。コンタクトホールの形成はドライエッチング法により行う。この場合、エッティングガスにCF<sub>4</sub>、O<sub>2</sub>、Heの混合ガスを用い有機絶縁物から成る層間絶縁膜751をまずエッチングし、その後、続いてエッティングガスをCF<sub>4</sub>、O<sub>2</sub>として保護絶縁膜750をエッチングする。さらに、島状半導体層との選択比を高めるために、エッティングガスをCHF<sub>3</sub>に切り替えてゲート絶縁膜725をエッチングすることにより、良好にコンタクトホールを形成することができる。

【0105】そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、フォトマスクによりレジストマスクを形成し、エッティングによってソース配線752~756とドレイン配線757~761を形成する。ドレイン配線762は隣接する画素のドレイン配線を示す。ここで、ドレイン配線761は画素電極として機能するものである。図示していないが、本実施例ではこの電極を、Ti膜を50~150nmの厚さで形成し、島状半導体層のソースまたはドレイン領域を形成する半導体膜とコンタクトを形成し、そのTi膜上に重ねてアルミニウム(A1)を300~400nmの厚さで形成して配線とする。

【0106】図10(E)はこの状態における島状半導体層715、716、ゲート電極729、730、ソース配線752、753およびドレイン配線757、758の上面図を示す。ソース配線752、753は図示されていない層間絶縁膜および保護絶縁膜に設けられたコンタクトホールによって、島状半導体層715、716とそれぞれ830、833で接続している。また、ドレイン配線757、758は831、832で島状半導体層715、716と接続している。

【0107】同様に、図11(E)では島状半導体層719、ゲート電極733、容量配線734、ソース配線756およびドレイン配線761の上面図を示し、ソース配線756はコンタクト部834で、ドレイン配線7

6 1 はコンタクト部 8 3 5 でそれぞれ島状半導体層 7 1 9 と接続している。

【0108】いずれにしても、第1の形状を有する島状半導体層の内側の領域に、歪みが残留している領域を除去して、第2の形状を有する島状半導体層を形成し、TFTを形成する。

【0109】この状態で水素化処理を行うと TFT の特性向上に対して好ましい結果が得られる。例えば、3~100%の水素を含む雰囲気中で、300~450°Cで1~12時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られる。また、このような熱処理により保護絶縁膜 7 5 0 や、下地膜 7 0 2 に存在する水素を島状半導体膜 7 1 5 ~ 7 1 9 に拡散させ水素化することもできる。いずれにしても、島状半導体層 7 1 5 ~ 7 1 9 中の欠陥密度を  $10^{16}/\text{cm}^3$  以下とすることが望ましく、そのためには水素を  $5 \times 10^{18} \sim 5 \times 10^{19} \text{ atoms/cm}^3$  程度付与することが好ましい。(図9 (C))。

【0110】こうして同一の基板上に、駆動回路の TFT と画素部の画素 TFT とを有した基板を完成させることができる。駆動回路には第1の p チャネル型 TFT 8 0 0 、第1の n チャネル型 TFT 8 0 1 、第2の p チャネル型 TFT 8 0 2 、第2の n チャネル型 TFT 8 0 3 、画素部には画素 TFT 8 0 4 、保持容量 8 0 5 が形成されている。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0111】駆動回路の第1の p チャネル型 TFT 8 0 0 には、島状半導体膜 7 1 5 にチャネル形成領域 8 0 6 、高濃度 p 型不純物領域から成るソース領域 8 0 7 a 、8 0 7 b 、ドレイン領域 8 0 8 a 、8 0 8 b を有したシングルドレインの構造を有している。

【0112】第1の n チャネル型 TFT 8 0 1 には、島状半導体膜 7 1 6 にチャネル形成領域 8 0 9 、ゲート電極 7 3 0 と重なる LDD 領域 8 1 0 、ソース領域 8 1 2 、ドレイン領域 8 1 1 を有している。この LDD 領域において、ゲート電極 7 3 0 と重なる LDD 領域のチャネル長方向の長さは  $0.5 \sim 3.0 \mu\text{m}$  、好ましくは  $1.0 \sim 2.0 \mu\text{m}$  とする。n チャネル型 TFT における LDD 領域の長さをこのようにすることにより、ドレイン領域近傍に発生する高電界を緩和して、ホットキャリアの発生を防ぎ、TFT の劣化を防止することができる。

【0113】駆動回路の第2の p チャネル型 TFT 8 0 2 は同様に、島状半導体膜 7 1 7 にチャネル形成領域 8 1 3 、高濃度 p 型不純物領域から成るソース領域 8 1 4 a 、8 1 4 b 、ドレイン領域 8 1 5 a 、8 1 5 b を有したシングルドレインの構造を有している。

【0114】第2の n チャネル型 TFT 8 0 3 には、島状半導体膜 7 1 8 にチャネル形成領域 8 1 6 、ゲート電極 7 3 2 と一部が重なる LDD 領域 8 1 7 、8 1 8 、ソ

ース領域 8 2 0 、ドレイン領域 8 1 9 が形成されている。この TFT のゲート電極 7 3 2 と重なる LDD 領域の長さも  $0.5 \sim 3.0 \mu\text{m}$  、好ましくは  $1.0 \sim 2.0 \mu\text{m}$  とする。また、ゲート電極と重ならない LDD 領域のチャネル長方向の長さは  $0.5 \sim 4.0 \mu\text{m}$  、好ましくは  $1.0 \sim 2.0 \mu\text{m}$  とする。

【0115】画素 TFT 8 0 4 には、島状半導体膜 7 1 9 にチャネル形成領域 8 2 1 、8 2 2 、LDD 領域 8 2 3 ~ 8 2 5 、ソースまたはドレイン領域 8 2 6 ~ 8 2 8 を有している。LDD 領域のチャネル長方向の長さは  $0.5 \sim 4.0 \mu\text{m}$  、好ましくは  $1.5 \sim 2.5 \mu\text{m}$  である。さらに、容量配線 7 3 4 と、ゲート絶縁膜と同じ材料から成る絶縁膜と、画素 TFT 8 0 4 のドレイン領域 8 2 8 に接続する半導体層 8 2 9 とから保持容量 8 0 5 が形成されている。図9 (C) では画素 TFT 8 0 4 をダブルゲート構造としたが、シングルゲート構造でも良いし、複数のゲート電極を設けたマルチゲート構造としても差し支えない。

【0116】図12は画素部のほぼ一画素分を示す上面図である。図中に示す A-A' 断面が図9 (C) に示す画素部の断面図に対応している。画素 TFT 8 0 4 のゲート電極 7 3 3 は、図示されていないゲート絶縁膜を介してその下の島状半導体層 7 1 9 と交差している。図示はしていないが、島状半導体層には、ソース領域、ドレイン領域、LDD 領域が形成されている。また、8 3 4 はソース配線 7 5 6 とソース領域 8 2 6 とのコンタクト部、8 3 5 はドレイン配線 7 6 1 とドレイン領域 8 2 8 とのコンタクト部である。保持容量 8 0 5 は、画素 TFT 8 0 4 のドレイン領域 8 2 8 から延在する半導体層 8 2 9 がゲート絶縁膜を介して容量配線 7 3 4 と重なる領域で形成されている。

【0117】以上のようにしてアクティブマトリクス基板が完成する。本実施例に従って作製されたアクティブマトリクス基板は、画素部および駆動回路の仕様に応じて適切な構造の TFT を配置している。そのため、このアクティブマトリクス基板を用いた電気光学装置の動作性能と信頼性を向上させることを可能としている。

【0118】なお、本実施例では画素 TFT 8 0 4 のドレイン配線 7 6 1 をそのまま画素電極として用いており、反射型液晶表示装置に対応した構造となっている。しかし、ドレイン配線 7 6 1 に電気的に接続されるように透明導電膜でなる画素電極を形成することで透過型液晶表示装置にも対応できる。

【0119】また、本実施例は本願発明を用いた半導体装置の作製工程の一例であり、本実施例に示した材料や、数値範囲に限定する必要はない。さらに、LDD 領域の配置なども実施者が適宜決定すれば良い。

【0120】【実施例2】実施例1では、非晶質半導体膜に対して実施形態1乃至実施形態3に示した方法でレーザーハニールを施して結晶化する例を示しているが、

ある程度まで結晶化が進んだ段階の半導体膜に対してレーザーアニールを行うこともできる。

【0121】即ち、ファーネスアニールにより非晶質半導体膜を結晶化させて得た結晶質半導体膜に、さらにレーザーアニールを施して結晶性を改善する場合においても本願発明のレーザーアニールは有効である。

【0122】具体的には、特開平7-161634号公報、特開平7-321339号公報または特開平7-131034号公報等の出願におけるレーザー照射工程（レーザーアニール工程）に、実施形態1乃至実施形態3のレーザーアニール方法を用いることが可能である。

【0123】なお、上記公報に本願発明を用いた後、形成された結晶質半導体膜を用いたTFTを作製することができる。即ち、本実施例と実施例1とを組み合わせることが可能である。

【0124】【実施例3】本実施例では実施例1、2に従って作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。まず、図13（A）に示すように、図9（C）の状態のアクティブマトリクス基板にパターニングにより樹脂材料であるスペーサ901a～901fを形成する。なお、スペーサとして公知の球状シリカ等を散布して用いることもできる。

【0125】本実施例では、樹脂材料であるスペーサ901a～901fとしてJSR社製のNN700を用い、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオーブンなどで150～200℃で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異なせることができるが、好ましくは、柱状で頂部が平坦な形状となるようにすると、対向側の基板を合わせたときに液晶表示パネルとしての機械的な強度を確保することができる。

【0126】また、形状は円錐状、角錐状など特別の限定はないが、例えば円錐状としたときに具体的には、高さHを1.2～5μmとし、平均半径L1を5～7μm、平均半径L1と底部の半径L2との比を1対1.5とする。このとき側面のテーパー角は±1.5°以下とする。

【0127】スペーサ901a～901fの配置は任意に決定しても良いが、好ましくは、図13（A）で示すように、画素部においてはドレイン配線761（画素電極）のコンタクト部835と重ねてその部分を覆うように形成すると良い。コンタクト部835は平坦性が損なわれこの部分では液晶がうまく配向しなくなるので、コンタクト部835にスペーサ用の樹脂を充填することでディスクリネーションなどを防止することができる。

【0128】その後、配向膜902を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂を用いる。配向膜を形成した後、ラビング処理を施して液晶分子がある

一定のプレチルト角を持って配向するようにする。画素部に設けたスペーサ901a～901fの端部からラビング方向に対してラビングされない領域が2μm以下となるようにすることが好ましい。また、ラビング処理では静電気の発生がしばしば問題となるが、駆動回路のTFT上において、少なくともソース配線およびドレイン配線上にもスペーサ901a～901eを形成しておくと、ラビング工程におけるスペーサとしての本来の役割と、静電気からTFTを保護する効果を得ることができる。

【0129】対向基板903には、遮光膜904、透明導電膜でなる対向電極905および配向膜906を形成する。遮光膜904はTi、Cr、Alなどを150～300nmの厚さで形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板をシール剤907で貼り合わせる。シール剤907にはフィラー908が混合されていて、このフィラー908とスペーサ901a～901fによって均一な間隔を持って対向基板とアクティブマトリクス基板とが貼り合わせられる。

【0130】その後、両基板の間に液晶材料909を注入し、封止剤（図示せず）によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。例えば、TN液晶の他に、電場に対して透過率が連続的に変化する電気光学応答性を示す無しきい値反強誘電性混合液晶を用いることができる。無しきい値反強誘電性混合液晶にはV字型の電気光学応答特性を示すものもある。詳細は「H.Furue et al.;Charakteristics and Driving Scheme of Polymer-Stabilized Monostable FLCD Exhibiting Fast Response Time and High Contrast Ratio with Gray-Scale Capability, SID, 1998」、「T.Yoshida et al.;A Full-Color Thresholdless Antiferroelectric LCD Exhibiting Wide Viewing Angle with Fast Response Time, 841, SID97DIGEST, 1997」、「S.Inui et al.;Thresholdless antiferroelectricity in liquid crystals and its application to displays, 671-673, J.Mater.Chem.6(4), 1996」、または米国特許第5,594,569号を参照すれば良い。

【0131】このようにして図13（B）に示すアクティブマトリクス型液晶表示装置が完成する。図13ではスペーサ901a～901eを駆動回路のTFT上の少なくともソース配線およびドレイン配線上に分割して形成したが、その他に、駆動回路の全面を覆って形成しても差し支えない。

【0132】図14はアクティブマトリクス基板の上面図を示し、画素部および駆動回路部とスペーサおよびシール剤の位置関係を示す上面図である。画素部1400の周辺に駆動回路として走査信号駆動回路1401と画像信号駆動回路1402が設けられている。さらに、その他CPUやメモリなどの信号処理回路1403も付加

されていても良い。

【0133】そして、これらの駆動回路は接続配線1411によって外部入出力端子1410と接続されている。画素部1400では走査信号駆動回路1401から延在するゲート配線群1404と画像信号駆動回路1402から延在するソース配線群1405がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素TFT804と保持容量805が設けられている。

【0134】画素部において設けられるスペーサ1406は、図13で示したスペーサ901に対応するもので、すべての画素に対して設けても良いが、マトリクス状に配列した画素の数個から数十個おきに設けても良い。即ち、画素部を構成する画素の全数に対するスペーサの数の割合は20～100%とすると良い。また、駆動回路部に設けるスペーサ1407～1409はその全面を覆うように設けても良いし、図13で示したように各TFTのソースおよびドレイン配線の位置にあわせて複数個に分割して設けても良い。

【0135】シール剤907は、基板701上の画素部1400および走査信号駆動回路1401、画像信号駆動回路1402、その他の信号処理回路1403の外側であって、外部入出力端子1410よりも内側に形成する。

【0136】このようなアクティブマトリクス型液晶表示装置の構成を図15の斜視図を用いて説明する。図15においてアクティブマトリクス基板は、ガラス基板701上に形成された、画素部1400と、走査信号駆動回路1401と、画像信号駆動回路1402とその他の信号処理回路1403とで構成される。

【0137】画素部1400には画素TFT804と保持容量805が設けられ、画素部の周辺に設けられる駆動回路はCMOS回路を基本として構成されている。走査信号駆動回路1401と、画像信号駆動回路1402はそれぞれゲート配線733とソース配線756で画素TFT804に接続している。また、フレキシブルプリントサーキット(Flexible Printed Circuit: FPC)1413が外部入力端子1410に接続していて画像信号などを入力するのに用いる。フレキシブルプリントサーキット1413は補強樹脂1412で接着強度を高めて固定されている。そして接続配線1411でそれぞれの駆動回路に接続している。また、対向基板903には図示していないが、遮光膜や透明電極が設けられている。

【0138】このような構成の液晶表示装置は、実施例1、2で示したアクティブマトリクス基板を用いて形成することができる。例えば、図9(C)の構造のアクティブマトリクス基板を用いれば反射型の液晶表示装置が得られ、実施例1で示したように画素電極として透明導電膜を用いたアクティブマトリクス基板を用いれば透過型の液晶表示装置を得ることができる。

【0139】【実施例4】実施例1～実施例3では、本願発明を液晶表示装置に対して用いた例を示しているが、本願発明はTFTを用いる半導体装置であれば如何なるものにも実施することが可能である。

【0140】具体的には、アクティブマトリクス型のEL(エレクトロルミネッセンス)表示装置やアクティブマトリクス型のEC(エレクトロクロミクス)表示装置を作製する場合に、半導体膜のレーザーアニール工程において本願発明を実施することが可能である。その際、実施形態1乃至実施形態3のいずれの構成を用いても良い。

【0141】本願発明はレーザーアニール工程の部分の発明であるので、その他の部分は公知のTFT作製プロセスが適用できる。従って、アクティブマトリクス型EL表示装置やアクティブマトリクス型EC表示装置を作製する場合には、公知の技術に本願発明を適用すれば良い。勿論、図7～9で説明した作製工程を参考にして作製することも可能である。

【0142】【実施例5】本願発明は、アクティブマトリクス型液晶表示装置やアクティブマトリクス型EL表示装置などの電気光学装置を表示ディスプレイとして有する電子装置(電子機器ともいう)に対して実施することができる。電子装置としては、パーソナルコンピュータ、デジタルカメラ、ビデオカメラ、携帯情報端末(モバイルコンピュータ、携帯電話、電子書籍など)、ナビゲーションシステムなどが上げられる。

【0143】図16(A)はパーソナルコンピュータであり、マイクロプロセッサやメモリーなどを備えた本体2001、画像入力部2002、表示部2003、キーボード2004で構成される。本願発明は表示装置2003やその他の駆動回路の作製に際して実施することができる。

【0144】図16(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本願発明は表示装置2102やその他の駆動回路の作製に際して実施することができる。

【0145】図16(C)はゴーグル型ディスプレイであり、本体2201、表示装置2202、アーム部2203から成っている。本願発明は表示装置2202やその他図示されていない駆動回路の作製に際して実施することができる。

【0146】図16(D)はテレビゲームまたはビデオゲームなどの電子遊戯機器であり、CPU等の電気回路2308、記録媒体2304などが搭載された本体2301、コントローラ2305、表示部2303、本体2301に組み込まれた表示部2302で構成される。表示部2303と本体2301に組み込まれた表示部2302とは、同じ情報を表示しても良いし、前者を主表示装置とし、後者を副表示装置として記録媒体2304の

情報を表示したり、機器の動作状態を表示したり、或いはタッチセンサーの機能を付加して操作盤とすることもできる。また、本体2301とコントローラ2305と表示部2303とは、相互に信号を伝達するために有線通信としても良いし、センサ部2306、2307を設けて無線通信または光通信としても良い。本願発明は、表示部2302、2303の作製に際して実施することができる。また、表示部2303は従来のCRTを用いることもできる。

【0147】図16(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカー部2403、記録媒体2404、操作スイッチ2405で構成される。なお、記録媒体にはDVD(Digital Versatile Disc)やコンパクトディスク(CD)などを用い、音楽プログラムの再生や映像表示、ビデオゲーム(またはテレビゲーム)やインターネットを介した情報表示などを行うことができる。本願発明は表示部2402やその他の駆動回路の作製に際して実施することができる。

【0148】図16(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)で構成される。本願発明は表示部2502やその他の駆動回路の作製に際して実施することができる。

【0149】図17(A)はフロント型プロジェクターであり、光源光学系および表示装置2601、スクリーン2602で構成される。本発明は表示装置やその他の駆動回路に適用することができる。図17(B)はリア型プロジェクターであり、本体2701、光源光学系および表示装置2702、ミラー2703、スクリーン2704で構成される。本願発明は表示装置やその他の駆動回路の作製に際して実施することができる。

【0150】なお、図17(C)に、図17(A)および図17(B)における光源光学系および表示装置2601、2702の構造の一例を示す。光源光学系および表示装置2601、2702は光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、ビームスプリッター2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は複数の光学レンズで構成される。

【0151】図17(C)では液晶表示装置2808を三つ使用する三板式の例を示したが、このような方式に限定されず、単板式の光学系で構成しても良い。また、図17(C)中で矢印で示した光路には適宜光学レンズや偏光機能を有するフィルムや位相を調節するためのフィルムや、IRフィルムなどを設けても良い。

【0152】また、図17(D)は図17(C)における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801はリフレクター28

11、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図17(D)に示した光源光学系は一例であって図示した構成に限定されるものではない。

【0153】また、ここでは図示しなかったが、本願発明はその他にも、ナビゲーションシステムやイメージセンサの読み取り回路などの作製に際して実施することができる。このように本願発明の適用範囲はきわめて広く、あらゆる分野の電子装置の作製に際して実施することができる。

【0154】【実施例6】実施例1では、バターニングを行った後、実施の形態1～3の方法を用いた例を示したが、本実施例では、バターニングを行う前に実施の形態1の方法を用いてレーザー光を照射した例を図18を用いて示す。

【0155】まず、実施例1に従い、図7(A)に示した状態を得る。

【0156】次いで、半導体膜に対して結晶化の工程を行う。本実施例で用いる結晶化工程、即ち、図18に示した半導体膜の表面及び裏面にレーザー光を照射する構成を以下に説明する。

【0157】図18において、1801は透光性基板であり、その表面には絶縁膜1802、非晶質半導体膜(または微結晶半導体膜)1803が形成されている。また、透光性基板1801の下にはレーザー光を反射させるための反射体1804が配置される。

【0158】透光性基板1801はガラス基板、石英基板、結晶化ガラス基板若しくはプラスチック基板が用いられる。この透光性基板1801自体で第二次レーザー光の実効エネルギー強度を調節することが可能である。また、絶縁膜1802は酸化シリコン膜や窒化酸化シリコン膜(SiO<sub>x</sub>N<sub>y</sub>)などの珪素を含む絶縁膜を用いれば良く、この絶縁膜1802で第二次レーザー光の実効エネルギー強度を調節しても良い。

【0159】また、図18の構成においては、第二次レーザー光は非晶質半導体膜1803を一度通過して、反射体1804で反射されたレーザー光である。従って、非晶質半導体膜1803で第二次レーザー光の実効エネルギー強度を調節することもできる。また、非晶質半導体膜1803はアモルファスシリコン膜の他に、アモルファスシリコンゲルマニウム膜などの化合物半導体膜も含む。

【0160】また、反射体1804は表面(レーザー光の反射面)に金属膜を形成した基板であっても良いし、金属元素でなる基板であっても良い。この場合、金属膜としては如何なる材料を用いても良い。代表的には、シリコン(Si)、アルミニウム(Al)、銀(Ag)、タンクスチタン(W)、チタン(Ti)、タンタル(Ta)のいずれかの元素を含む金属膜を用いる。例えば、窒化タンクスチタン(WN)、窒化チタン(TiN)、窒

化タンタル (TaN) を用いても良い。

【0161】さらに、この反射体1804は透光性基板1801に接して設けても良いし、離して設けても良い。また、反射体1804を配置する代わりに、基板1801の裏面（表面の反対側の面）に直接上述のような金属膜を形成し、そこでレーザー光を反射させることも可能である。いずれにしても、この反射体1804の反射率で第二次レーザー光の実効エネルギー強度を調節することができる。また、反射体1804を透光性基板1801と離して設置する場合、その隙間に充填する気体（ガス）で第二次レーザー光のエネルギー強度を制御することも可能である。

【0162】そして、図2で説明した光学系201（図中ではシリンドリカルレンズ207のみを示す。）を経由して線状に加工されたレーザー光が、非晶質半導体膜1803に照射される。この線状に加工されたレーザー光の照射はレーザー光を走査することによって行われる。

【0163】いずれにしても、シリンドリカルレンズ207を透過して非晶質半導体膜1803の表面に照射される第一次レーザー光1805と、非晶質半導体膜1803を通過し、反射体1804で一旦反射されて非晶質半導体膜1803の裏面に照射される第二次レーザー光1806との実効エネルギー強度比 ( $I'_0 / I_0$ ) が、 $0 < I'_0 / I_0 < 1$  または  $1 < I'_0 / I_0$  の関係を満たすことが重要である。このためには、反射体1804のレーザー光に対する反射率は20～80%であることが好ましい。また、このとき、本実施形態でいくつか述べた第二次レーザー光の実効エネルギー強度を減衰させる手段を、複数組み合わせて所望の強度比としても良い。

【0164】また、シリンドリカルレンズ207を通過したレーザー光は、集光される過程で基板表面に対して45～90°の入射角を持つ。そのため、第二次レーザー光1806は非晶質半導体膜1803の裏面側にも回り込んで照射される。また、反射体1804の反射面に起伏部を設けてレーザー光を乱反射させることで、第二次レーザー光1806をさらに効率良く得ることができる。

【0165】レーザー光としては、非晶質半導体膜1803に対する光の透過成分及び吸収成分を十分有する波長範囲(530nm前後)の波長を有するレーザー光であればよい。本実施例においては、YAGレーザーの第2高調波(波長532nm)を用いて結晶化を行った。

【0166】第2高調波を用いれば、照射した光の一部は非晶質半導体膜を透過し、反射体により非晶質半導体膜の裏面に照射することができるため、第二次レーザー光1806を効率良く得ることができる。

【0167】次いで、得られた半導体膜にパターニングを施し、島状の半導体膜を得る。

【0168】以降の工程は、実施例1に従えば、アクテ

ィブマトリクス基板が得られる。

【0169】また、本実施例は実施例2とも組み合わせることができる。また、実施例3を用いれば、アクティブマトリクス型液晶表示装置が得られる。また、実施例4や実施例5に示した半導体装置にも本実施例を適用することができる。

【0170】

【発明の効果】本願発明によれば、レーザーアニールの際にレーザー光を線状に加工してスループットを向上させるのに加えて、さらにメンテナンスの容易な固体レーザーを用いることで従来のエキシマレーザーを用いたレーザーアニールよりもスループットの向上が達成できる。延いてはTFTやTFTで形成された液晶表示装置等の半導体装置の製造コストを低減することができる。

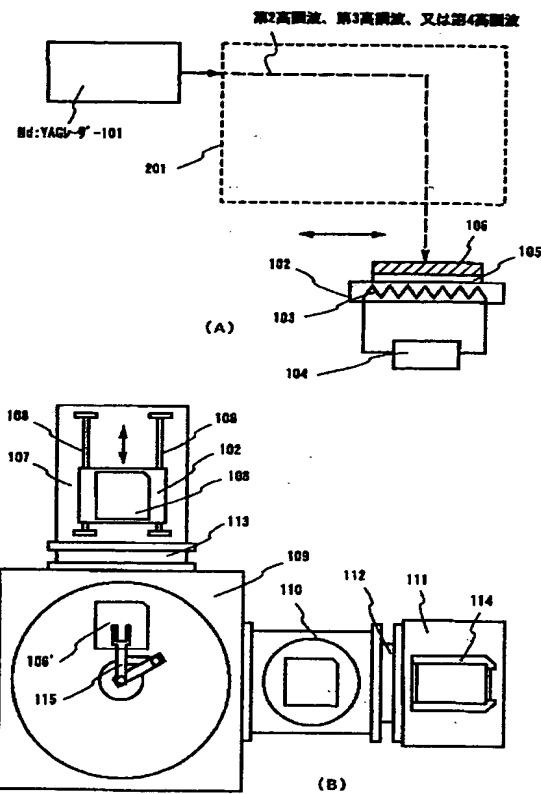
【0171】さらに、非晶質半導体膜の表面及び裏面に對してレーザー光を照射するという構成でレーザーアニールを行うことにより、従来（非晶質半導体膜の表面のみにレーザー光を照射した場合）に比べて結晶粒径の大きい結晶質半導体膜を得ることが可能である。そして、結晶粒径の大きい結晶質半導体膜を得ることにより、半導体装置の性能を大幅に向上させうる。

【図面の簡単な説明】

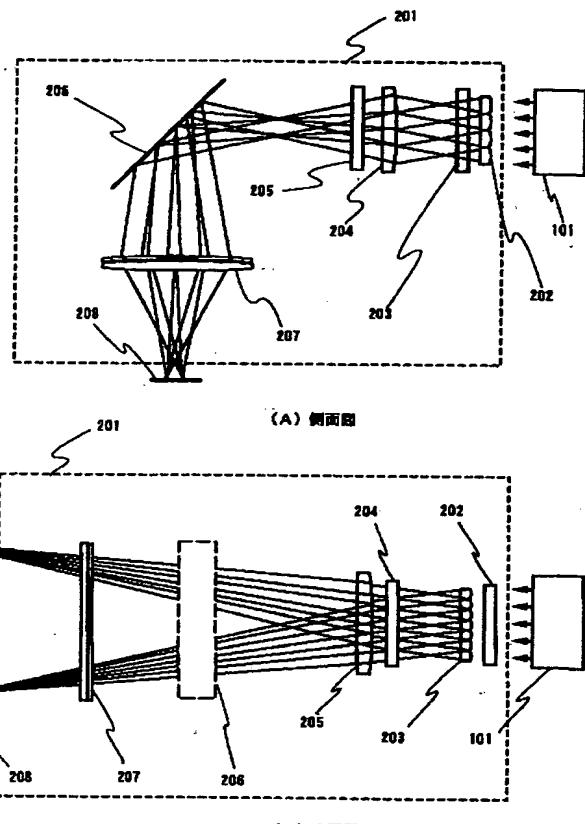
- 【図1】 レーザー装置の構成を示す図。
- 【図2】 レーザー装置の光学系の構成を示す図。
- 【図3】 本願発明のレーザーアニールの方法を示す図。
- 【図4】 レーザー装置の構成を示す図。
- 【図5】 本願発明のレーザーアニールの方法を示す図。
- 【図6】 本願発明のレーザーアニールの方法を示す図。
- 【図7】 アクティブマトリクス基板の作製工程を示す図。
- 【図8】 アクティブマトリクス基板の作製工程を示す図。
- 【図9】 アクティブマトリクス基板の作製工程を示す図。
- 【図10】 アクティブマトリクス基板の作製工程を示す図。
- 【図11】 アクティブマトリクス基板の作製工程を示す図。
- 【図12】 画素構造を示す図。
- 【図13】 アクティブマトリクス型液晶表示装置の断面構造を示す図。
- 【図14】 アクティブマトリクス型液晶表示装置の上面構造を示す図。
- 【図15】 アクティブマトリクス型液晶表示装置の斜視図。
- 【図16】 電子装置の一例を示す図。
- 【図17】 プロジェクターの一例を示す図。

【図18】 本願発明のレーザーアニールの方法を示す 図。

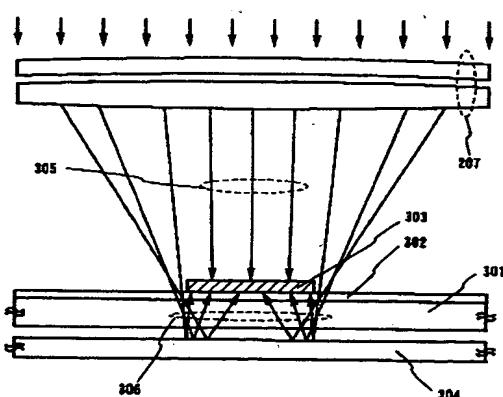
【図1】



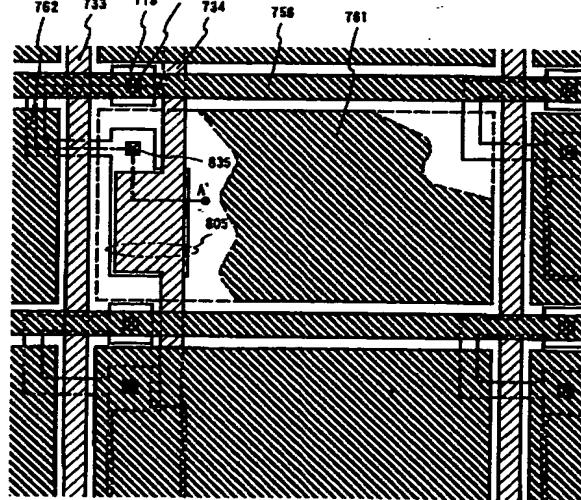
【図2】



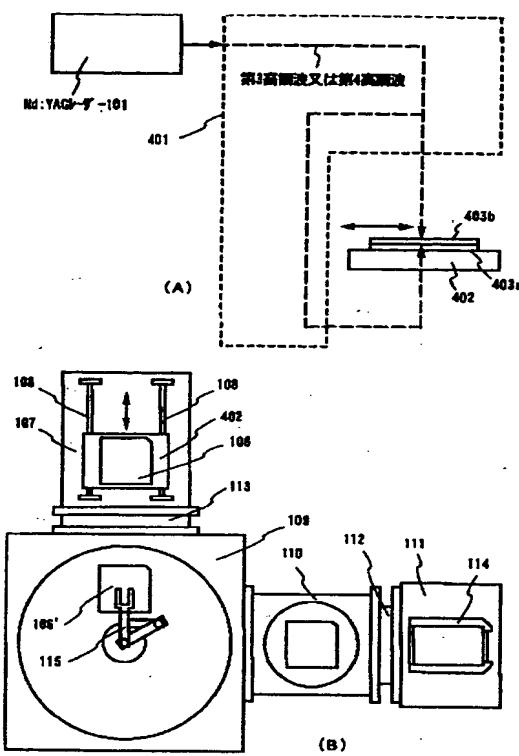
[図3]



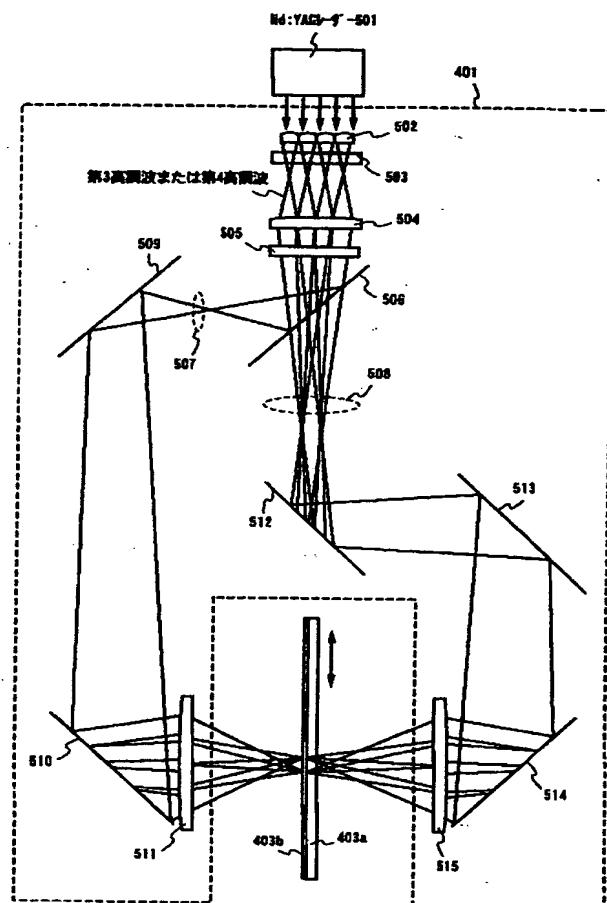
【図12】



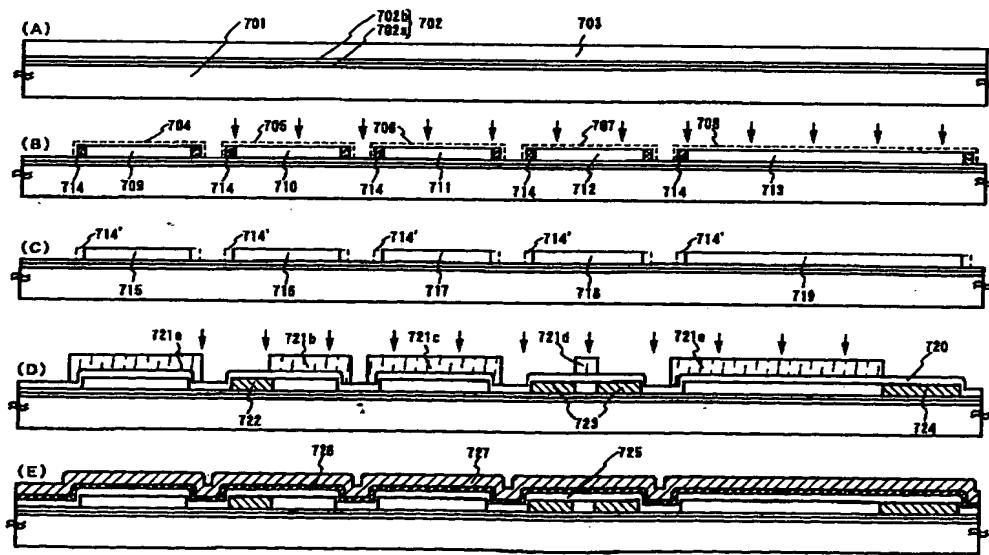
【図4】



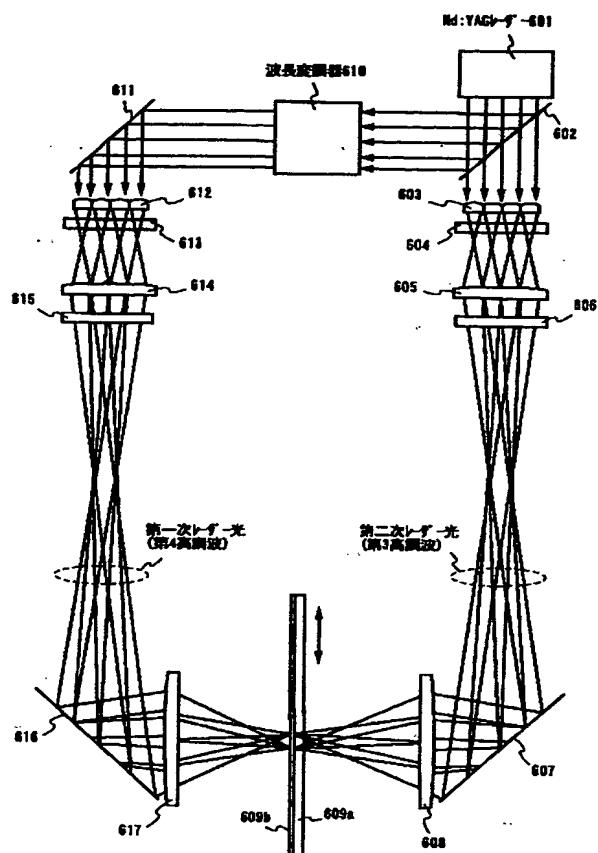
【図5】



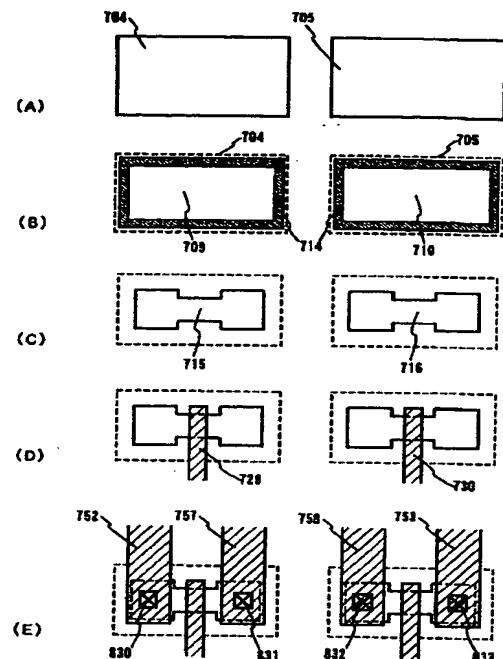
【図7】



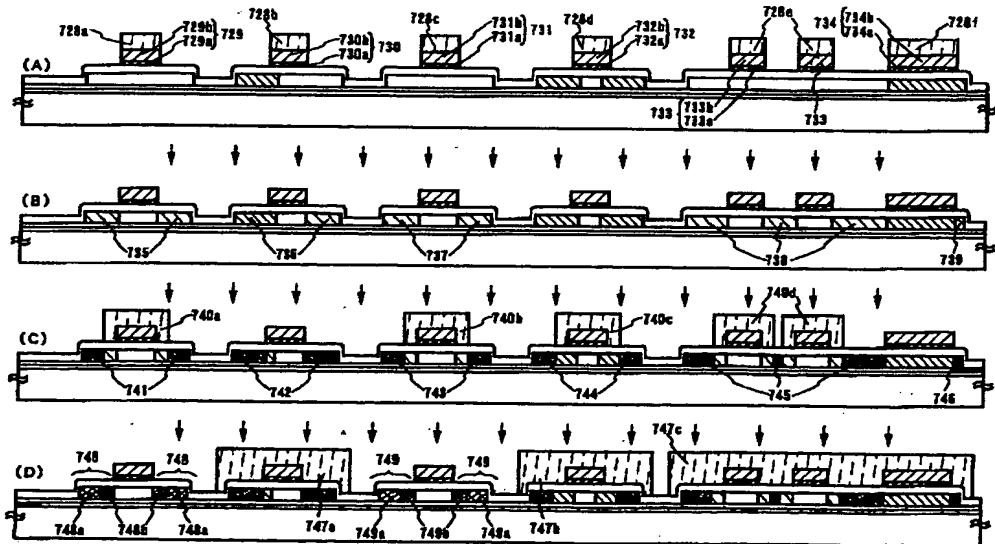
【图 6】



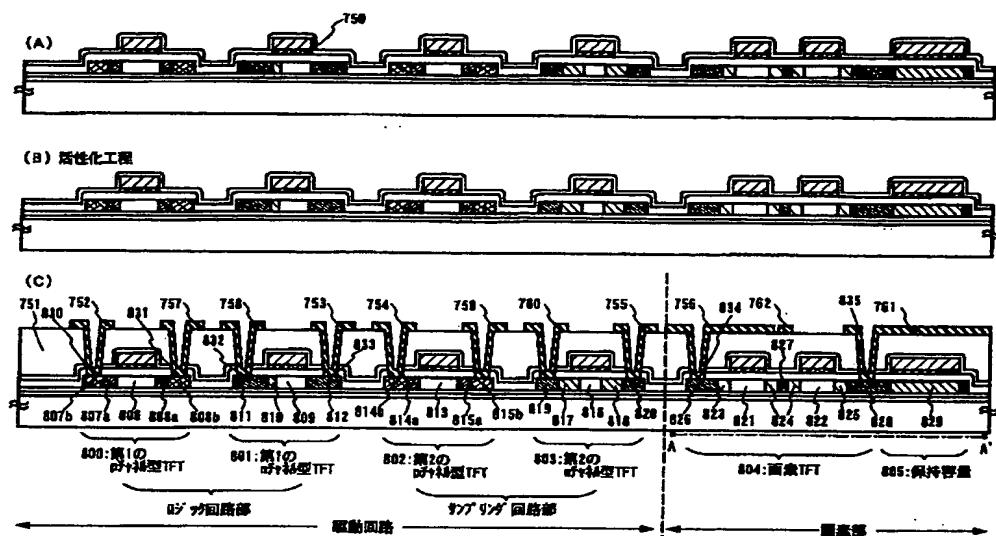
【図10】



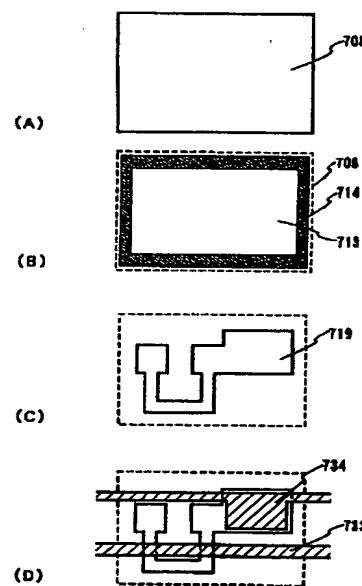
【図 8】



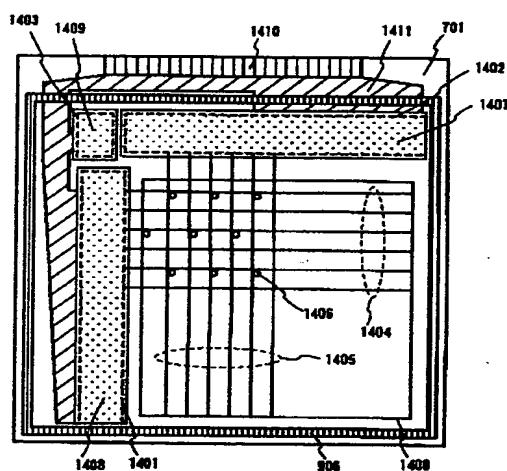
〔图9〕



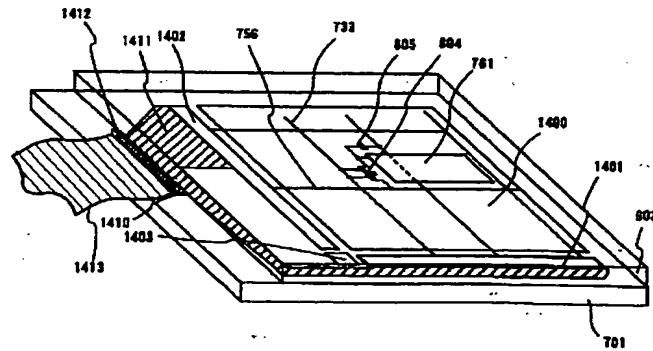
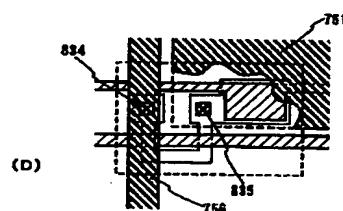
【図11】



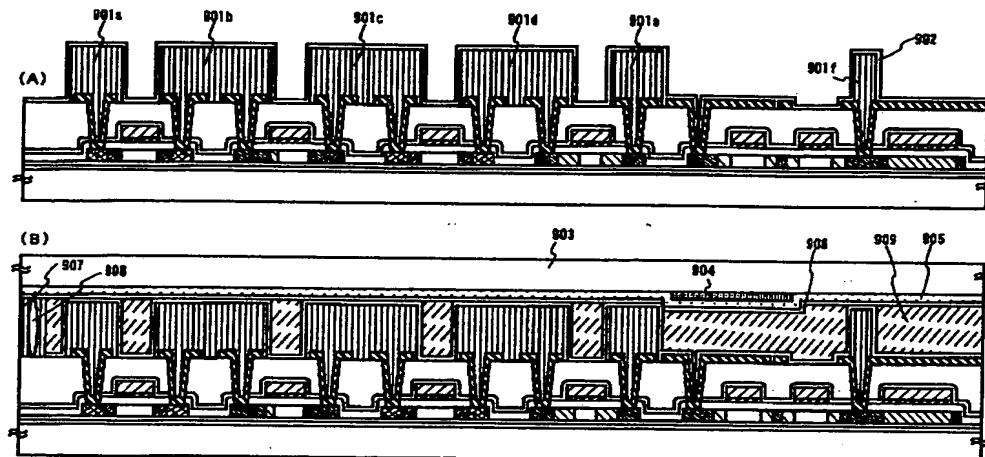
【図14】



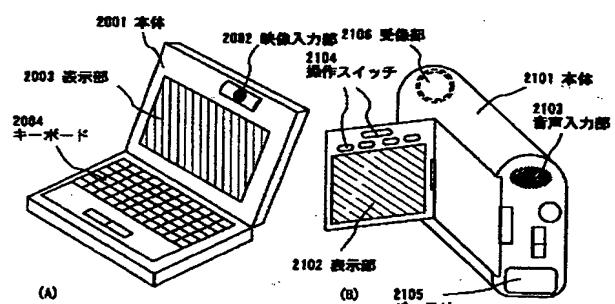
【図15】



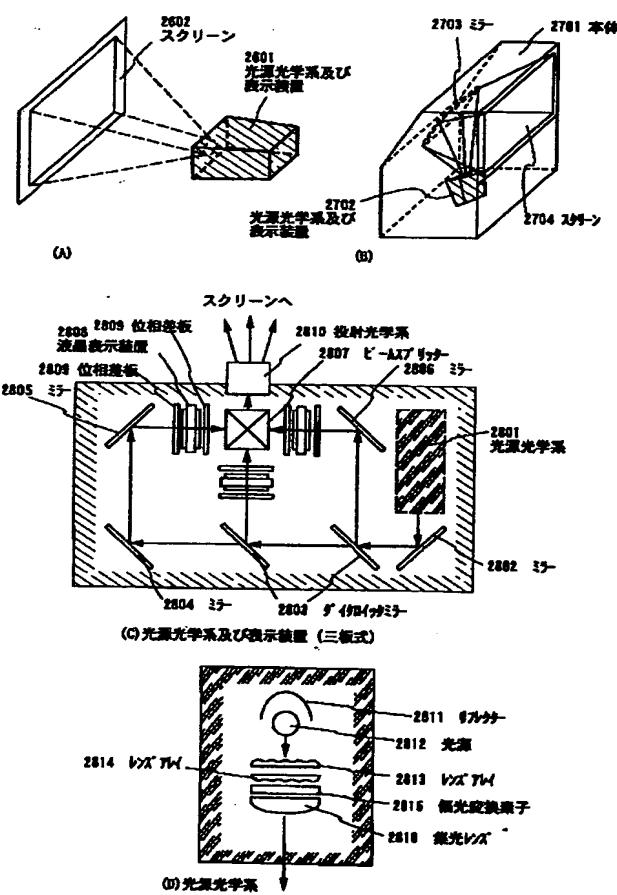
【図13】



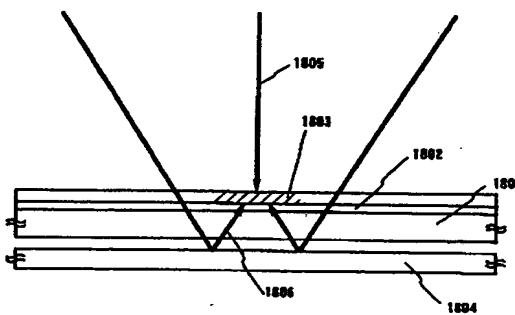
【図16】



【図17】



【図18】



フロントページの続き

(51) Int.Cl. 7 識別記号  
H 01 S 3/00

F I テ-マコ-ド (参考)  
H 01 L 29/78 6 2 7 G

(72) 発明者 笠原 健司  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内  
(72) 発明者 河崎 律子  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

F ターム (参考) 2H092 GA59 HA28 JA25 JA33 JA35  
JA36 JB07 JB33 JB36 JB51  
JB69 KA05 KA10 KA12 KA18  
KB04 KB24 KB25 MA05 MA08  
MA27 MA30 MA35 MA41 NA27  
PA06  
5F052 AA02 BA07 BB02 BB07 CA04  
CA10 DA02 DB03 DB07 JA01  
JA04  
5F072 AB02 JJ08 KK05 KK12 QQ02  
RR05 YY08  
5F110 AA30 BB04 CC02 DD02 DD13  
DD14 DD15 DD17 EE04 EE05  
EE06 EE14 EE28 EE44 FF02  
FF04 FF28 FF30 GG02 GG25  
GG32 GG43 GG45 HJ01 HJ04  
HJ11 HJ23 HL03 HL04 HM15  
NN02 NN03 NN22 NN23 NN24  
NN33 NN72 PP01 PP03 PP04  
PP06 PP07 PP11 PP29 PP35  
QQ09 QQ21 QQ25